

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-167134  
 (43)Date of publication of application : 15.06.1992

(51)Int.CI. G06F 9/305

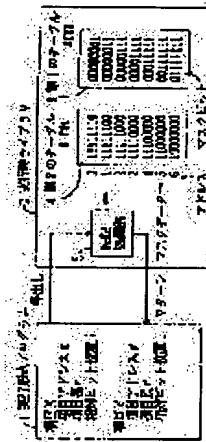
(21)Application number : 02-294717 (71)Applicant : FUJITSU LTD  
 (22)Date of filing : 31.10.1990 (72)Inventor : KIMURA SHIGERU

## (54) BIT TRANSCRIPTION SYSTEM

### (57)Abstract:

**PURPOSE:** To transcribe the bits at a high speed by attaining a bit transcription system where the mask data is generated from a data table storing the least quantity of mask data and the transcribing and transcribed areas are cleared.

**CONSTITUTION:** A 1st table 3 consists of plural mask data of the processing unit width which contain the mask bits that mask the areas out of a cleared area and are continuous from the lower place side. A 2nd table 4 consists of plural mask data of the processing unit width which contain the mask bits continuous from the higher place side. A transcription processing part 5 defines the data obtained by applying an AND to a pair of mask data on one of tables 3 and 4 or a pair of mask data on both tables respectively as the 1st and 2nd mask data in accordance with the relative bit position and the bit length of a transcribing area. Then the part 5 clears the data on both tables and performs an AND between both cleared data. Thus the mask data are generated from the least quantity of data that contains the mask bits continuous from both boundaries. As a result, the bit transcribing speed is extremely increased.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

[decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

## ⑫ 公開特許公報 (A)

平4-167134

⑤ Int. Cl. 5  
G 06 F 9/305

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)6月15日

9189-5B G 06 F 9/30 3 4 0 A

審査請求 未請求 請求項の数 1 (全7頁)

④ 発明の名称 ピット転記方式

⑤ 特願 平2-294717

⑥ 出願 平2(1990)10月31日

⑦ 発明者 木村 茂 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑧ 出願人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑨ 代理人 弁理士 井桁 貞一

## 明細書

## 1. 発明の名称

ピット転記方式

## 2. 特許請求の範囲

処理単位の第1の領域のうちの相対ピット位置およびピット長で示される転記元領域をマスクして他の領域をクリアする第1のマスクデータと、処理単位の第2の領域のデータのうちの他の領域をマスクして転記先領域をクリアする第2のマスクデータとを生成し、第1および第2の領域の前記領域をクリアした後論理和して第1の領域から第2の領域の対応する該転記先領域にデータを転記するピット転記方式であって、

クリア領域外をマスクするマスクピットが下位側から連続する処理単位幅の複数のマスクデータから成る第1のテーブル(3)と、

該マスクピットが上位側から連続する処理単位幅の複数のマスクデータから成る第2のテーブル(4)と、

前記相対ピット位置およびピット長に応じ、第1および第2のテーブルのうちのいずれか一方のテーブルの1組のマスクデータ、または両方のテーブルの各1組のマスクデータを論理積したデータをそれぞれ第1のマスクデータとし、他方のテーブルの1組のマスクデータ、または両方のテーブルの各1組のマスクデータを論理和したデータをそれぞれ第2のマスクデータとして前記クリア処理を行う転記処理部(5)とを設け、

転記元領域の相対ピット位置およびピット長に基づき、下位側および上位側からマスクピットが連続する処理単位幅の複数のマスクデータにより第1および第2のマスクデータを生成して転記処理を行うことを特徴とするピット転記方式。

## 3. 発明の詳細な説明

## 〔概要〕

本発明はピット転記方式に関し、転記処理を高速化することを目的とし、処理単位の第1の領域のうちの相対ピット位置

およびビット長で示される転記元領域をマスクして他の領域をクリアする第1のマスクデータと、処理単位の第2の領域のデータのうちの他の領域をマスクして転記先領域をクリアする第2のマスクデータとを生成し、第1および第2の領域の前記領域をクリアした後論理和して第1の領域から第2の領域の対応する該転記先領域にデータを転記するビット転記方式であって、クリア領域外をマスクするマスクビットが下位側から連続する処理単位幅の複数のマスクデータから成る第1のテーブルと、該マスクビットが上位側から連続する処理単位幅の複数のマスクデータから成る第2のテーブルと、前記相対ビット位置およびビット長に応じ、第1および第2のテーブルのうちのいずれか一方のテーブルの1組のマスクデータ、または両方のテーブルの各1組のマスクデータを論理積したデータをそれぞれ第1のマスクデータとし、他方のテーブルの1組のマスクデータ、または両方のテーブルの各1組のマスクデータを論理和したデータをそれぞれ第2のマスクデータとして前

記クリア処理を行う転記処理部とを設け、転記元領域の相対ビット位置およびビット長に基づき、下位側および上位側からマスクビットが連続する処理単位幅の複数のマスクデータにより第1および第2のマスクデータを生成して転記処理を行うように構成する。

#### 〔産業上の利用分野〕

本発明は、COBOL言語等で作成されたプログラムを実行する際、呼出されて転記処理を行う実行時ライブラリにおけるビット転記方式の改良に関する。

COBOL言語等では、ハードウェアレベルの情報であるビットを操作する言語仕様が強化されつつある。

ビットを操作する項目として、ハードウェアの処理単位（例えばバイト単位）で扱う外部プール項目と、ビットそのものを扱う内部プール項目とがあるが、項目間の転記処理は内部プール項目の方がメモリが少なくてすむため、内部プール項目

として扱う方が主流となっている。

しかし、内部プール項目の転記処理は外部プール項目のそれよりも処理速度が遅く、より高速な転記処理方式が求められている。

#### 〔従来の技術〕

第7図はプログラム構成図、第8図は内部プール項目の転記処理説明図、第9図は従来の転記処理フローチャート図である。

COBOLのソースプログラムで内部プール項目Xから内部プール項目Yへの転記は、

X PIC 1 (2)

Y PIC 1 (2)

MOVE X to Y

のように記述される。ここで(2)は項目長である。

このビット転記処理は、第7図に示すように、通常、実行時に呼出される実行時ライブラリ2で処理されており、コンバイラは、上記プログラムを、第8図に示すように、プロセッサの処理単位

の領域（例えば1バイト）のアドレス（項目アドレス）x, y、項目長n、相対ビット位置i, j（ここでは下位側からの先頭ビット位置）を設定し（第8図参照）、転記処理部10を呼び出す実行形式プログラム1に翻訳する。

領域x, yには他の項目が格納されている場合があり、呼出された転記処理部10は、指定された領域x, y内の他のデータを保存しつつ転記処理を行う。このため、

- (1) 領域xの内容をワーク領域x'に転記し、領域x'のうち、相対ビット位置i, 項目長nで指定された領域を除く他の領域をクリアし、
- (2) 転記先の相対ビット位置jに合わせ、
- (3) 領域yのうち転記先領域のみをクリアし、
- (3) (2)と(3)の結果を論理和する

ことにより、領域xの転記対象データを領域yに転記する。

第9図は、以上の処理を実現する従来の転記処理例を示したものである。即ち、

- ① x領域の内容をワーク領域x'に転記する。

- ② 指定された項目のうちの 1 ビットに着目し、他のビットをクリアする。 $\Rightarrow x'$
- ③ 転記元と転送先の相対ビット位置  $i, j$  を比較してシフト要か否かをチェックする。
- ④ シフト要ならば、転記先の相対ビット位置  $j$  に合わせるため、領域  $x'$  内を 1 ビットづつシフトする。
- ⑤ マスクデータを生成する。これは、例えば、ワーク領域  $a$  に (0 1) (16 進表示) を書き込み、 $(i - j)$  ビット分左にシフトした後、1 の補数をとる等の方法により生成する。
- ⑥ マスクデータと領域  $y$  と論理積する。 $\Rightarrow y$
- ⑦ 領域  $x'$  と領域  $y$  のデータを論理和する。
- ⑧ の結果を  $y$  に格納し、次のビットに着目して①～⑦の処理を繰り返す。

以上のごとく、転送元または転送先が 2 バイトにまたがる場合に対処できるよう、1 ビットづつ転記処理を行っている。

幅の複数のマスクデータから構成される。

4 は第 2 のテーブルで、マスクビットが上位側から連続する処理単位幅の複数のマスクデータから構成される。

5 は転記処理部で、転記元領域の相対ビット位置およびビット長に応じ、第 1 のテーブル 3 および第 2 のテーブル 4 のうちのいずれか一方のテーブルの 1 組のマスクデータ、または両方のテーブルの各 1 組のマスクデータを論理積したデータをそれぞれ第 1 のマスクデータとし、他方のテーブルの 1 組のマスクデータ、または両方のテーブルの各 1 組のマスクデータを論理和したデータをそれぞれ第 2 のマスクデータとしてクリア処理を行い、クリア処理した両方のデータを論理和することにより転記する。

#### 〔作用〕

転記元領域と転記先領域のビット位置が対応する状態において、転記処理部 5 は、一方の境界からマスクビット "1" が連続する複数のマスクデータ

#### 〔発明が解決しようとする課題〕

以上のごとく、従来では、1 ビットづつ転記処理を行っているため、処理時間がかかるという課題がある。

この 1 ビットづつ処理するのは、コンバイラが領域  $x, y$  として、いずれか一方または双方が 2 バイトにまたがって指定する場合があり、これらを同一のアリゴリズムで対処できることと、複数ビットのマスクデータを生成するためには多くの処理ステップ数が必要であるという理由による。

本発明は、上記課題に鑑み、ビット転記処理を高速化するビット転記方式を提供することを目的とする。

#### 〔課題を解決するための手段〕

第 1 図実施例の構成図および第 3 図本発明のマスクデータ生成説明図より対応する機能部分を抽出して説明する。

3 は第 1 のテーブルで、クリア領域外をマスクするマスクビットが下位側から連続する処理単位

タから成る第 1 のテーブル (BITR) 3 と、他方の境界からマスクビット "1" が連続する複数のマスクデータから成る第 2 のテーブル (BITL) 4 から、いずれか一方のテーブル、または両方のテーブルからマスクデータを読み出し、組み合わせにより第 1 のマスクデータおよび第 2 のマスクデータを生成する。

転記元領域が第 1 の領域の上位側または下位側境界に接する場合、両境界とも接しない場合の 3 つのケースがあり、以下第 3 図を参照しつつ、説明する。

なお、処理単位幅を 8 ビットとして図示領域の右側を下位側、左側を上位側とし、第 1 のテーブル BITR3 は下位側よりマスクビット "1" が連続するマスクデータ、第 2 のテーブル BITL4 は上位側よりマスクビット "1" が連続するマスクデータをそれぞれ格納するものとし、またビット番号は下位側から昇順に 0 ～ 7 とする。また  $i$  は第 1 の領域（または第 2 の領域）における相対ビット位置（先頭ビット位置、左端を先頭、右端を最終とす

る)、nはビット長(項目長)である。

(ケースⅠ) 転記元領域の最終ビット位置kが第1の領域の右側境界に一致する場合( $k = i - n + 1 = 0$ )

第1のテーブルBITR3から先頭ビット位置iとマスクビットの先頭位置i'が一致するマスクデータ(第1図のテーブル配置ではアドレスiのマスクデータ、BITR(i)と表す)を読み出して第1のマスクデータとし、第2のテーブルBITL4から(先頭ビット位置i) + 1とマスクビットの最終位置k'が一致するマスクデータ(BITL(i))を読み出して第2のマスクデータとする。

(ケースⅡ) 転記元領域の先頭ビット位置iが第1の領域の左側境界と一致する場合( $i = 7$ )

第2のテーブルBITL4から転送元領域の最終ビット位置kとマスクビットの最終位置k'が一致するマスクデータ(BITL(7-n))を読み出して第1のマスクデータとし、第1のテーブルBITR3から(最終ビット位置k) - 1とマスクビットの先頭位置i'が一致するマスクデータ(BITR(7-n))

を読み出して第2のマスクデータとする。

(ケースⅢ) 転記元領域がどちらの境界にも接しない場合

第2のテーブルBITL4のうちの最終ビット位置kとマスクビットの最終位置k'が一致するマスクデータ(BITL(i-n))と、第1のテーブルBITL3のうちの先頭ビット位置iとマスクビットの先頭位置i'が一致するマスクデータ(BITR(i))とを論理積したデータを第1のマスクデータとし、第1のテーブルBITR3のうちの(最終ビット位置k) + 1とマスクビットの先頭位置i'が一致するマスクデータ(BITR(i-n))と、第2のテーブルBITL4のうちの(先頭ビット位置i) + 1とマスクビットの最終位置k'が一致するマスクデータ(BITL(i))とを論理和したデータを第2のマスクデータとする。

そして、転記処理部3は、第1のマスクデータと第1の領域のデータとを論理積し、第2のマスクデータと第2の領域のデータとを論理積してクリア処理を行った後、クリア処理した両データを

論理和する。

以上のごとく、両境界からそれぞれマスクビットが連続する最小限のマスクデータにより第1および第2のマスクデータを生成するため、1ビットづつ転送処理を行う場合に比較して大幅に転記処理を高速化することが可能となる。

#### (実施例)

本発明の実施例を図を用いて詳細に説明する。

第1図は実施例の構成図、第2図は本発明のマスクデータ生成説明図、第3図は実施例の転記処理フローチャート図、第4図は処理Aフローチャート図、第5図は処理Bフローチャート図、第6図は処理Cフローチャート図である。

以下、処理単位を8ビットとし、従来例と同一条件として説明する。

第1のマスクテーブルBITR3は、下位側境界よりマスクビット"1"がそれぞれ1, 2, ..., 7個連続し、それ以外のビットが"0"の7組のマスクデータから構成され、第1図のごとく配列されて

いる。

第2のマスクテーブルBITL4は、上位側境界よりマスクビット"1"がそれぞれ1~7個連続し、それ以外は"0"の7組のマスクデータから構成され、第1図のごとく配列されている。

転記処理部5は、転記元および転記先の設定条件である項目アドレスx, y, 項目長n, 相対ビット位置i, jが与えられて呼出されたとき、第1および第2のマスクテーブルBITR3, BITL4から転記処理に必要な第1および第2のマスクデータを以下に示す処理によって生成し、転記処理を行う。

第2図は、転記データの先頭ビットが上位側境界と一致する場合( $i = 7$ )、転記データの最終ビットが下位側境界と一致する場合( $i - n + 1 = 0$ )およびいずれも一致しない場合を相対ビット位置iおよび項目長nにより判別してそれぞれの処理を行うように構成したものである。即ち、(1) 転記元領域と転記先領域のビット位置が異なる( $i \neq j$ )か否かを判別し、異なる場合は処理

Dに進む。

- (2)  $i = j$  で、且つ  $i = 7$  ならば転記元領域が上位側境界に一致するから処理Aに進む。
- (3)  $i = j$  で、且つ  $j \neq 7$  ならば、最終ビット位置をチェックする。即ち、 $i - n + 1 = 0$  ならば最終ビットが下位側境界と一致するから、処理Bに進む。
- (4)  $i - n + 1 \neq 0$  ならば、処理Cに進む。

以下処理A～処理Dの詳細を説明するが、領域xの他のビットを保存するため、すべての処理で領域xのデータをワーク領域x'（第1の領域に対応する）に転記して（処理A～Cのステップ①）領域x'から領域y（第2の領域に対応する）への転記処理を行う。

#### 〔処理A〕第4図参照

前述の（ケースⅡ）に相当するもので、 $(7-n)$ をアドレスとして第2のテーブルBITL4および第1のテーブルBITR3からマスクデータを読み出し、それぞれ第1および第2のマスクデータとする。第4図は処理ステップを示したもので、

#### 〔処理C〕第6図参照

（ケースⅢ）に相当するもので、第6図は第1および第2のマスクデータを生成する代わりに、第1および第2のテーブルから読み出したそれぞれのマスクデータにより直接 $(x')$ 、 $(y)$ に処理を施した例を示したものである。即ち、

$(BITR(i) \cdot (x')) + (BITL(i-n) \cdot (x'))$  を演算し、  
 $(BITL(i) \cdot (y')) + (BITR(i-n) \cdot (y'))$  を演算し、両者の結果を論理和している。

#### 〔処理D〕

$i \neq j$  の場合、図示省略したが、領域x'をシフトして転記先に合わせ、処理A～処理Cを適用する。なお、この場合は従来の処理を行ってよい。

以上の処理で、項目が1処理単位の領域に限ったが、2領域にまたがる場合は、それぞれの領域で処理A～処理Cを適用すればよい。

以上のごとく、2組のテーブルよりマスクデータを生成してクリア処理を施し転記処理を行うた

$$② (x') \cdot BITL(7-n) \Rightarrow x'$$

この論理積演算により、領域xのデータのうち転記元領域以外の領域がクリアされたデータが領域x'に得られる。

$$③ (y) \cdot BITR(7-n) \Rightarrow y$$

これにより領域yのうち転記先領域のみクリアされたデータが領域yに得られる。

$$④ (x') + (y) \Rightarrow y$$

これにより、転記元領域のデータが領域yに転記される。

#### 〔処理B〕第5図参照

前述の（ケースⅠ）に相当する。 $(i)$ をアドレスとして第1のテーブルBITR3および第2のテーブルBITL4からマスクデータを読み出し、処理Aと同様に以下の演算処理を行う。

$$② (x') \cdot BITR(i) \Rightarrow x'$$

$$③ (y) \cdot BITR(i) \Rightarrow y$$

$$④ (x') + (y) \Rightarrow y$$

これにより、転記元領域のデータが領域yに転記される。

め、項目長が複数ビットの場合でも一度の処理で行うことができ、また、マスクデータの生成が簡単になるため、転記処理の高速化が達成される。

#### 〔発明の効果〕

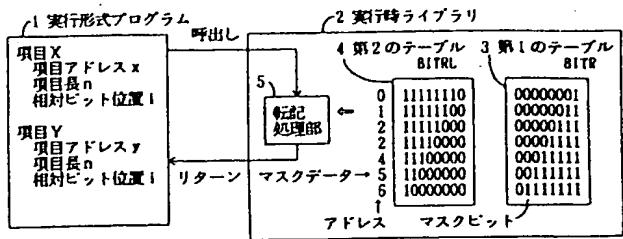
以上説明したように、本発明は、最小限のマスクデータを格納したテーブルからマスクデータを生成して、転記元および転記先領域のクリア処理を行うビット転記方式を提供するもので、ビット転記処理の高速化に多大な効果を奏する。

#### 4. 図面の簡単な説明

第1図は実施例の構成図、第2図は実施例の転記処理フローチャート図、第3図は本発明のマスクデータ生成説明図、第4図は処理Aフローチャート図、第5図は処理Bフローチャート図、第6図は処理Cフローチャート図、第7図はプログラム構成図、第8図は内部ブール項目の転記処理説明図、第9図は従来の転記処理フローチャート図である。

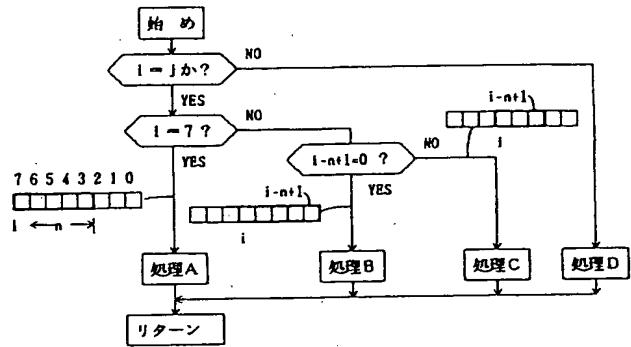
図中、1は実行形式プログラム、2は実行時ライブリ、3は第1のテーブルBITR、4は第2のテーブルBITL、5,10は転記処理部である。

代理人 弁理士 井桁 貞一



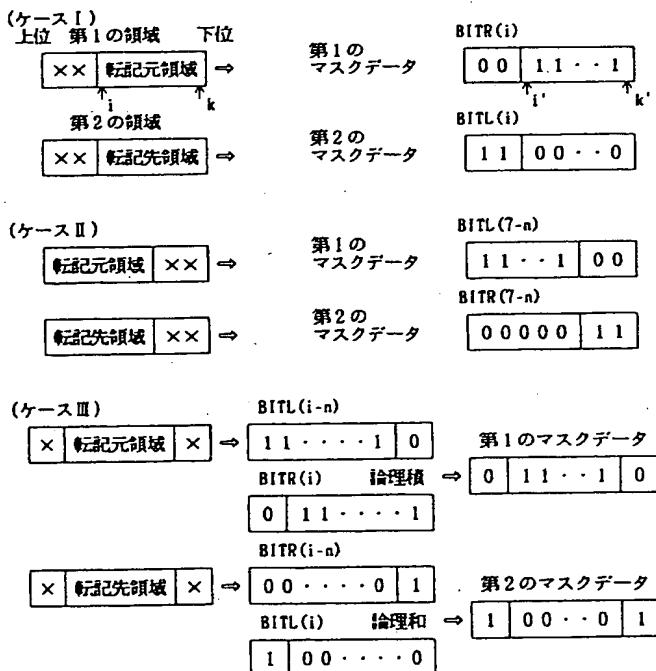
実施例の構成図

第1図



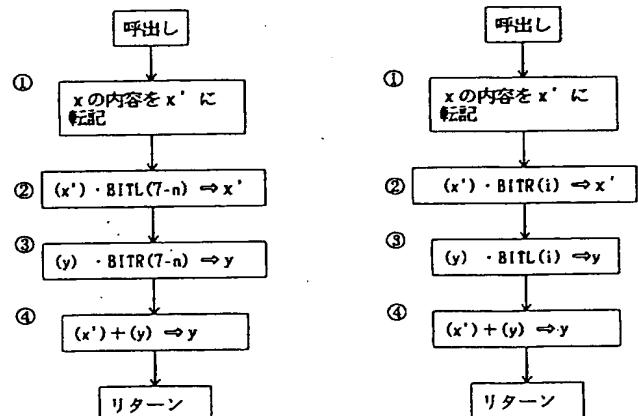
実施例の転記処理フローチャート図

第2図



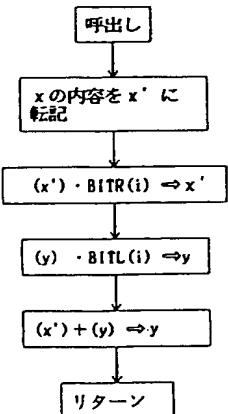
本発明のマスクデータ生成説明図

第3図



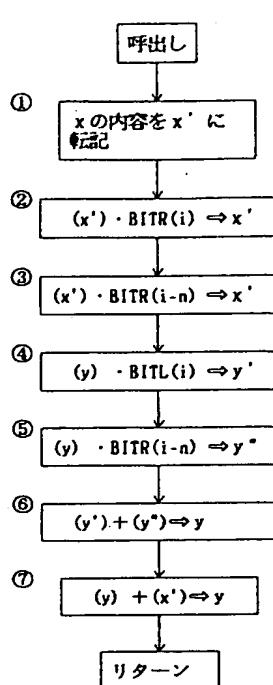
処理Aフローチャート図

第4図



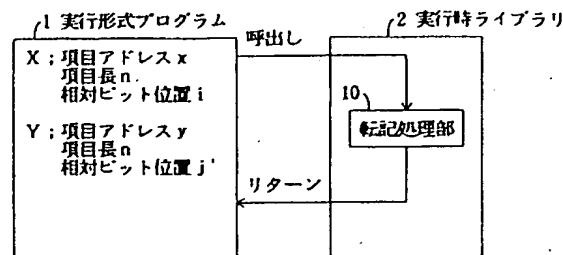
処理Bフローチャート図

第5図



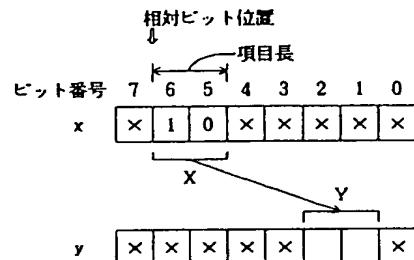
処理Cフローチャート図

第6図



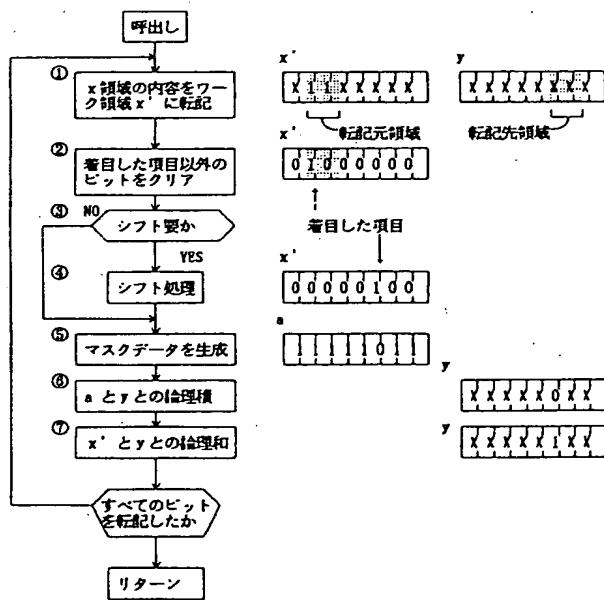
プログラム構成図

第7図



内部ブール項目の転記処理説明図

第8図



従来の転記処理フローチャート図

第9図